

2.7V 到 5.5V 12Bit 四通道数模转换器

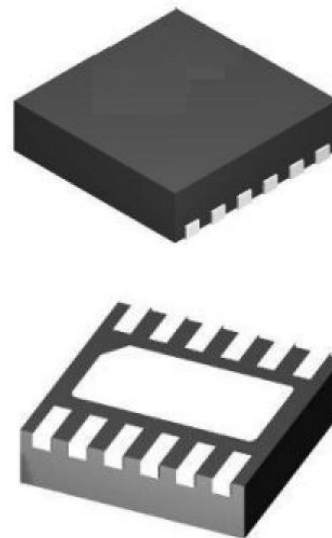
产品简述

MS5224D是一款12bit四通道输出的电压型DAC，接口采用三线串口模式，可以兼容TMS320、SPI、QSPI和Microwire串口，数据有16bit，包括控制字节，和12bitDAC数据。MS5224D电源范围是2.7V到5.5V。内部集成电阻串分压输出接到一个AB类输出、轨到轨buffer，其增益是6dB放大输出，输出buffer提高了稳定性且降低了建立时间。

MS5224D 采用 DFN12 封装。

主要特点

- 12bit 精度
- 可编程建立时间 3us 或 9us
- 兼容 TMS320, SPI, Microwire 接口
- 内部上电复位
- 低功耗, 5V 时 8mW, 3V 时 3.6mW
- 集成 REF 缓冲器
- 输出范围是 2 倍的基准电压
- 对温度不敏感
- 软件 Power down
- 电源电压: 2.7V~5.5V



DFN12

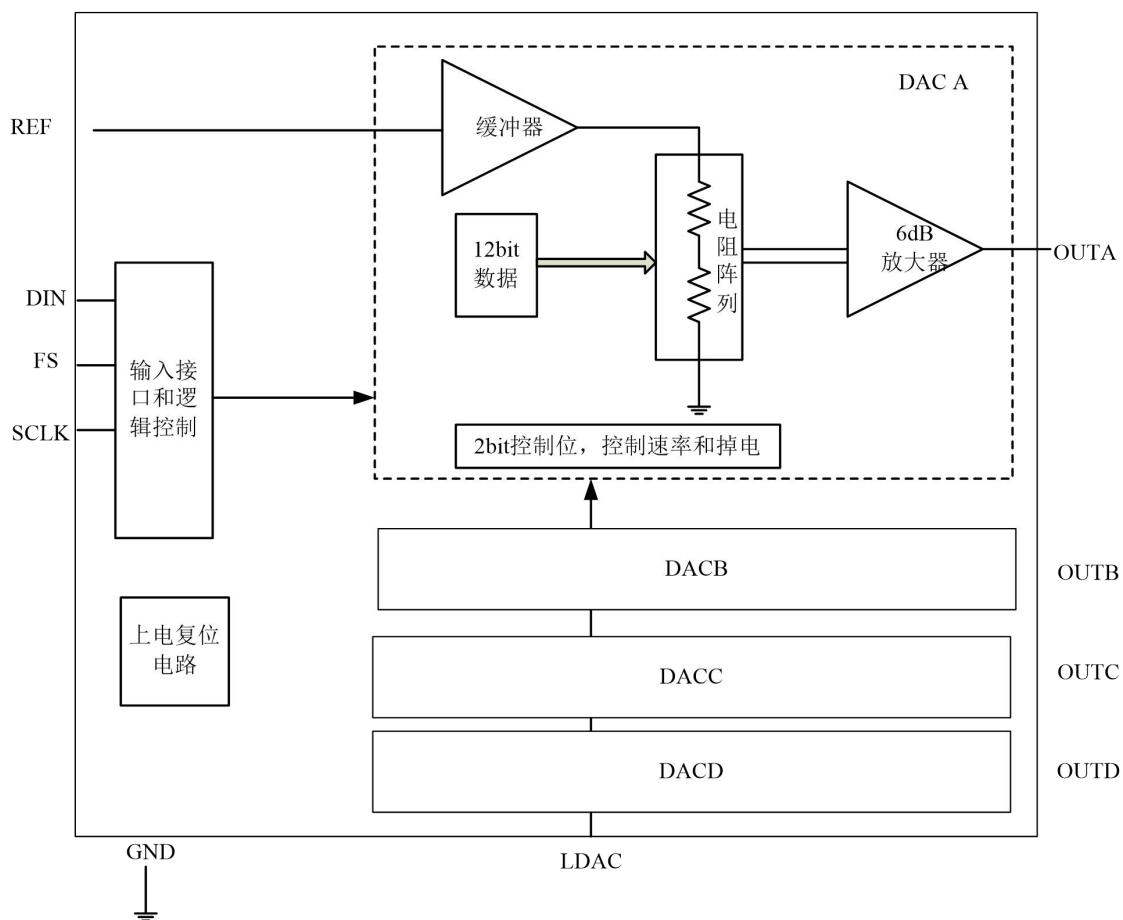
应用

- 数字伺服系统控制
- 数字补偿和增益调节
- 工业过程控制
- 机械和移动控制设备
- 大容量存储设备

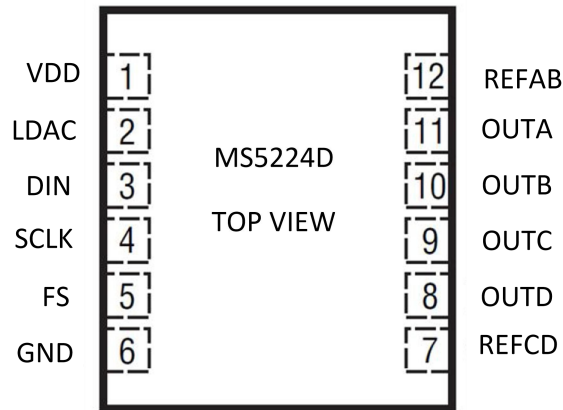
产品规格分类

产品	封装形式	丝印名称
MS5224D	DFN12	5224D

内部框图



管脚排列图



管脚描述

管脚编号	管脚名称	管脚属性	管脚描述
1	VDD	POWER	电源
2	LDAC	I	当 LDAC 输入是高电平时，DAC 输出没有更新， 当 LDAC 输入是低电平时，DAC 输出更新。
3	DIN	I	串行数据输入
4	SCLK	I	串行数字时钟输入
5	FS	I	帧同步输入信号
6	GND	--	地
7	REFCD	I	C、D 通道参考输入电压
8	OUTD	O	D 通道模拟输出
9	OUTC	O	C 通道模拟输出
10	OUTB	O	B 通道模拟输出
11	OUTA	O	A 通道模拟输出
12	REFAB	I	A、B 通道参考输入电压

极限参数

绝对最大额定值

参 数	符号	参 数 范 围	单位
电源电压	VDD	-0.3~+7	V
输入数字电压范围	VIN	-0.3~VDD+0.3	V
基准输入电压范围	VREFIN	-0.3~VDD+0.3	V
工作温度范围	TA	-40~+105	°C
存储温度范围	Tstg	-65~+150	°C
最大结温	Jt	150	°C
焊接温度		260	°C

推荐工作条件

参 数		最小值	典型值	最大值	单位
电源电压	5V 供电	4.5	5	5.5	V
	3V 供电	2.7	3	3.3	
数字输入高电平 VIH	VDD=2.7V	2			V
	VDD=5.5V	2.4			
数字输入低电平 VIL	VDD=2.7V			0.6	V
	VDD=5.5V			1	
基准电压	5V 供电 (见注 1)	0	2.048	VDD-1.5	V
	3V 供电 (见注 1)	0	1.024	VDD-1.5	
负载电阻		2	10		Ω
负载电容				100	pF
SCLK 速率				20	MHz

注 1: 大于 VDD/2 的输入电压会导致在大的 DAC 输入码时输出饱和。

电气参数

静态 DAC 参数:

参数	测试条件	最小值	典型值	最大值	单位
精度		12			Bits
微分线性 (DNL)	见注 2		±1.5	±4	LSB
积分线性 (INL)	见注 3		±0.5	±1	LSB
零点失调	见注 4			±12	mV
零点失调温漂	见注 5		10		ppm/°C
增益误差	见注 6			±0.6	%of FS voltage
增益误差温漂	见注 7		10		ppm/°C
PSRR	零点	见注 8 和注 9		-80	dB
	满幅			-80	dB

注：2 相对精度或集成非线性度（INL）指线性误差，是除去零点误差和满幅误差的输出相对于理想输出的最大偏差。

3 微分非线性（DNL）即微分误差，指毗邻 LSB 的最大幅度变化。

4 零点失调指数字输入为零时的模拟输出。

5 零点失调温漂指数字输入为零时的模拟输出的随温度的变化。

6 增益误差指除去零点失调之后模拟输出和理想输出的偏差。

7 增益误差温漂指除去零点失调之后模拟输出和理想输出的偏差随温度的变化。

8 零点电源抑制比指当数字输入全零时，VDD 变化 5 ± 0.5 V 和 3 ± 0.3 导致输出的变化比。

9 满幅输出电源抑制比指当数字输入全高电平时，VDD 变化 5 ± 0.5 V 和 3 ± 0.3 导致输出的变化比。

DAC 输出参数:

参数	测试条件	最小值	典型值	最大值	单位
输出电压	RL=10KΩ	0		VDD-0.4	V
输出负载调整精度	RL=2KΩ到 10KΩ		0.1	0.25	%of FS

参考输入电压参数:

参数	测试条件	最小值	典型值	最大值	单位
输入电压范围	见注 10	0		VDD-1.5	V
输入电阻			10		MΩ
输入电容					pF
基准馈通	REFIN = 1Vpp (1 kHz) + 1.024 V (见注 11)		-75		dB
基准输入带宽	REFIN = 0.2Vpp+ 1.024 V (大信号)	慢速	0.5		MHz
		快速	1		

注: 10 基准输入电压超过 VDD/2 会带来输出饱和失真。

11 基准馈通指当输出数字全零, 且 REFIN = 1Vpp (1 kHz) +1.024V 时的模拟输出抑制比。

数字输出参数:

参数	测试条件	最小值	典型值	最大值	单位
数字输入高电平电流	VI=VDD			±1	uA
数字输入低电平电流	VI=0V			±1	uA
输入电容			3		pF

功耗参数:

参数	测试条件	最小值	典型值	最大值	单位
电源电流	5V 供电, 无负载, 加 CLOCK, 所有输入接 0V 或 VDD	慢速	1.6	2.4	mA
		快速	3.8	5.6	
	3V 供电, 无负载, 加 CLOCK, 所有输入接 0V 或 VDD	慢速	1.2	1.6	mA
		快速	3.2	4.8	

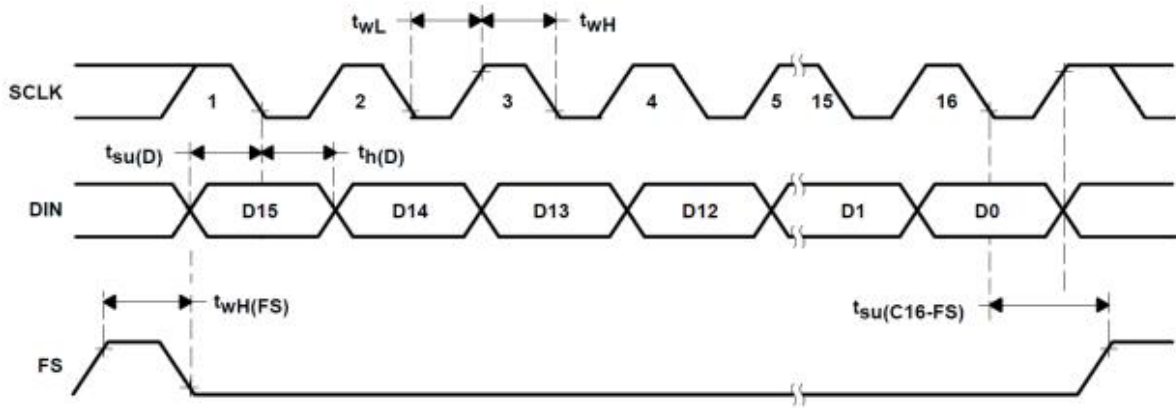
模拟输出动态参数:

参数	测试条件	最小值	典型值	最大值	单位
SR	CL=100pF, RL=10KΩ, Vo=10%到 90%, Vref= 2.048, 1.024	快速	5		V/us
		慢速	1		
Ts	到±0.5LSB, CL=100pF, RL=10KΩ	快速	3	5.5	V/us
		慢速	9	20	
Ts (c)	到±0.5LSB, CL=100pF, RL=10KΩ	快速	1		us
		慢速	2		

毛刺能量	从 7FF 到 800		10		nV-sec
SNR	Vref=1.024 在 3V; Vref=2.048 在 5V, fs=400KSPS, fout=1.1KHz 正弦波, CL=100pF, RL=10KΩ, BW=20KHz		74		dB
S/(N+D)			66		
THD			-68		
SFDR			70		

数字输入时序参数:

参数	最小值	典型值	最大值	单位
tsu(FS-CK)	FS 到第一个 SCLK 下降沿的建立时间	8		ns
tsu(C16-FS) of FS	采样数据 D0 的第 16 个 SCLK 下降沿到 FS 变高时的建立时间	10		ns
twH	SCLK 高电平宽度	25		ns
twL	SCLK 低电平宽度	25		ns
tsu(D)	SCLK 下降沿前数据的建立时间	8		ns
th(D)	SCLK 下降沿后数据的保持时间	5		ns
twH(FS)	FS 高脉冲宽度	20		ns



应用说明

MS5224D 是一个 12bit 单电源的数模转换器，其架构采用电阻阵列结构，集成了串行接口、速率和关断逻辑控制、基准输入缓冲器、电阻串和输出轨到轨放大器。

输出电压可以表示为：

$$V_{out} = 2 * \frac{V_{REF} D}{2^N}$$

串行接口

器件在 FS 的下降沿开始按位输入数据（开始为高电平有效），在 16bit 都被转移后或 FS 变高时，内部 DAC 更新对应的输出电平。

数据格式

MS5224D 的数据字有两部分构成：控制位（D15~D12）和数字数据（D11~D0）。



PWR: 功耗控制,1 为关断模式，0 为正常工作模式；

SPD: 速率控制，1 为快速模式，0 为慢速模式；

A1、A0 为内部 DAC 通道地址选择位，真值表如下：

A1	A0	DAC 地址
0	0	DAC-A
0	1	DAC-B
1	0	DAC-C
1	1	DAC-D

电源供电旁路和地管理

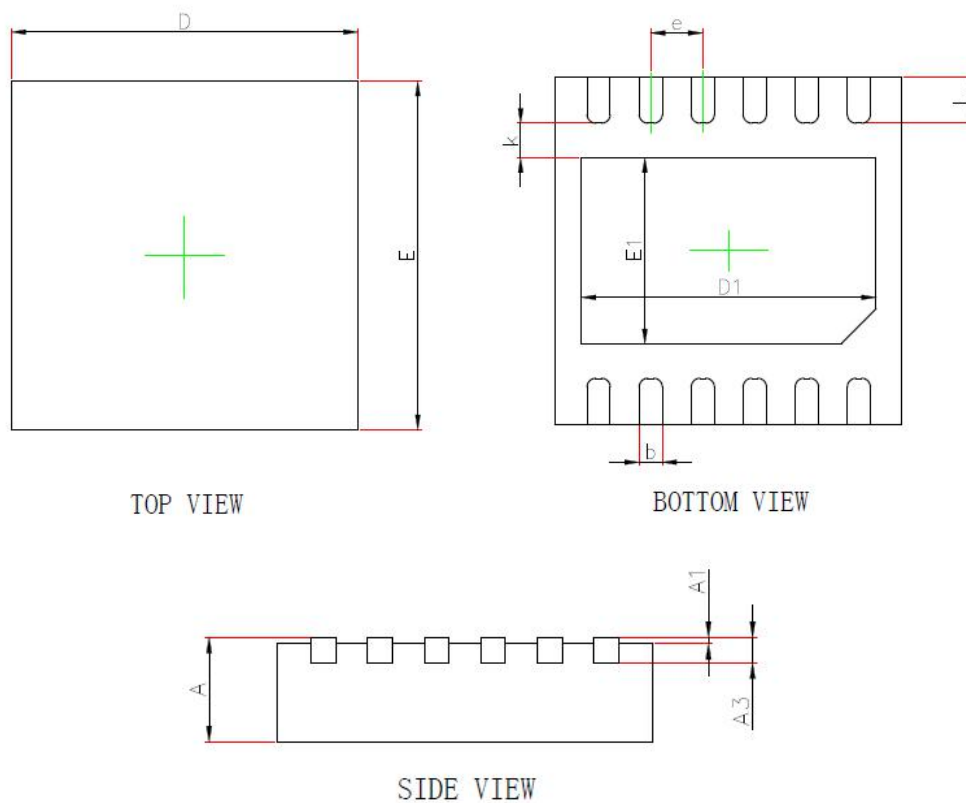
印刷电路板将模拟地和数字地分开以提高系统性能。绕线板的性能不好，所以一般不被使用。两个地板面应该连接低阻抗的供电电源上，最好的地连接应该将 DAC 模拟地端连接在系统的模拟地板面，以此确保模拟地电流能够很好的管理。

一个 0.1uF 的陶瓷电容旁路应该接在 VDD 和 GND 之间，并且安装在离芯片尽可能近的地方，若使用磁环能够进一步将系统的模拟电源和数字电源分开。

封装外形图

DFN12:

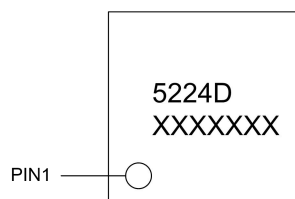
DFNWB3×3-12L (P0.45T0.75/0.85) PACKAGE OUTLINE DIMENSIONS



符号	毫米		英寸	
	最小值	最大值	最小值	最大值
A	0.700/0.800	0.800/0.900	0.028/0.031	0.031/0.035
A1	0.000	0.050	0.000	0.002
A3	0.203REF		0.008REF	
D	2.924	3.076	0.115	0.121
E	2.924	3.076	0.115	0.121
D1	2.450	2.650	0.096	0.104
E1	1.500	1.700	0.059	0.067
k	0.200MIN		0.008MIN	
b	0.150	0.250	0.006	0.010
e	0.450TYP		0.018TYP	
L	0.324	0.476	0.013	0.019

印章与包装规范

一、印章内容介绍



5224D: 产品型号

XXXXXXX: 生产批号

二、印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

三、包装说明：

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS5224D	DFN12	5000	1	5000	8	40000

变更历史

版本号	修订日期	修订内容	页码
V1.0	2021/3/23		



静电放电的影响而引起的损坏：

- 1、操作人员要通过防静电腕带接地。
- 2、设备外壳必须接地。
- 3、装配过程中使用的工具必须接地。
- 4、必须采用导体包装或抗静电材料包装或运输。